

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-193166

(43)Date of publication of application : 28.07.1995

(51)Int.Cl.

H01L 23/12
H05K 1/02

(21)Application number : 06-055806

(71)Applicant : CITIZEN WATCH CO LTD

(22)Date of filing : 25.03.1994

(72)Inventor : MIMURA SEIICHI
KOMATSU KATSUJI
INUMA YOSHIO
ICHIKAWA SHINGO
KANEKO HIROYUKI
TERAJIMA KAZUHIKO
MIYAZAKI TAICHI

(30)Priority

Priority number : 05290327

Priority date : 19.11.1993

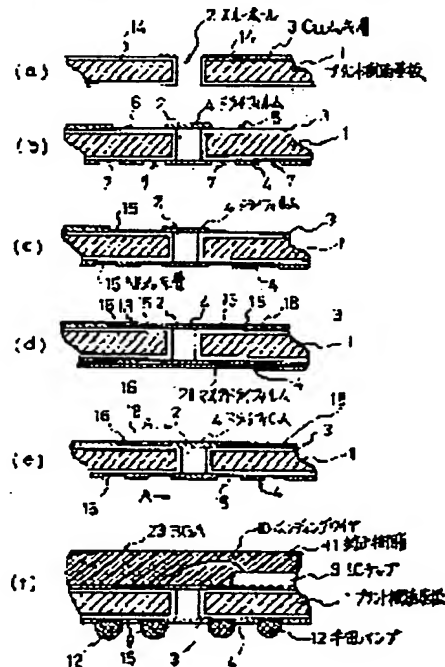
Priority country : JP

(54) SEMICONDUCTOR DEVICE WITH SOLDER BUMP AND MANUFACTURE THEREOF

(57)Abstract:

PURPOSE: To reinforce the peeling strength of a solder bump without decreasing the adhesive force between a pad electrode and the solder bump in a heating step by forming a metal plated layer on a connecting electrode for IC-chip connection on the upper surface of a printed resin board, and forming a metal plated layer having affinity with the solder at a pad electrode at the lower surface side.

CONSTITUTION: Thin copper foils are laminated on both surfaces of a printed resin board 1. After the formation of a through hole 2, a die pattern 5 of an IC chip 9 and a connecting electrode 6 for wire bonding are formed on the upper surface side by first and second plating steps. Pad electrodes 7 forming solder bumps are formed at the lower surface side. Then, a metal plated layer 18 suitable for wire bonding is formed on the surfaces of the die pattern 5 and the connecting electrode 6. The metal plated layer having the double-layer structure of a copper plated layer 3 and a nickel-plated layer 15 is formed on the pad electrodes 7 at the lower surface side. As a result, the nickel plated layer 15 having the excellent affinity with the solder is formed on the surfaces of the pad electrodes 7.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

BEST AVAILABLE COPY

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平7-193166

(43)公開日 平成7年(1995)7月28日

(51)IntCl⁴

H 0 1 L 23/12

H 0 5 K 1/02

識別記号

庁内整理番号

F I

技術表示箇所

J

H 0 1 L 23/ 12

L

審査請求 未請求 請求項の数15 O L (全 12 頁)

(21)出願番号 特願平6-55806

(22)出願日 平成6年(1994)3月25日

(31)優先権主張番号 特願平5-290327

(32)優先日 平5(1993)11月19日

(33)優先権主張国 日本 (J P)

(71)出願人 000001960

シチズン時計株式会社

東京都新宿区西新宿2丁目1番1号

(72)発明者 三村 精一

東京都田無市本町6丁目1番12号 シチズン

ン時計株式会社田無製造所内

(72)発明者 小松 勝次

東京都田無市本町6丁目1番12号 シチズン

ン時計株式会社田無製造所内

(72)発明者 飯沼 芳夫

埼玉県所沢市大字下富字武野840番地 シ

チズン時計株式会社技術研究所内

最終頁に続く

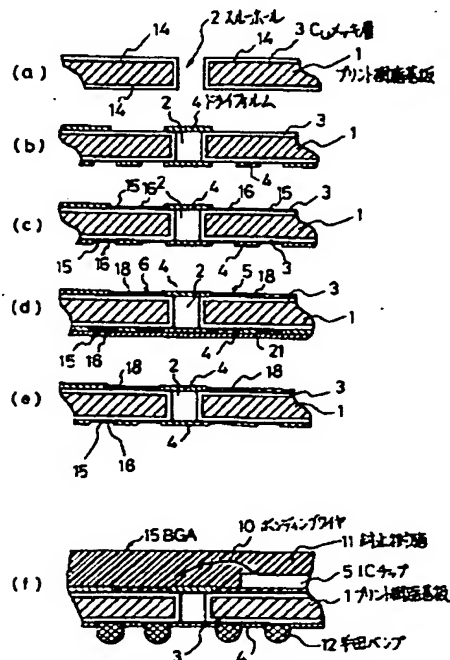
(54)【発明の名称】 半田バンプ付き半導体装置及びその製造方法

(57)【要約】

【目的】 半田バンプ付き半導体装置の信頼性の向上。

【構成】 銅箔張りの樹脂基板1の上下両面及びスルーホール2内に銅メッキ層3を施し、上下面にドライフィルム4をラミネートした後、ニッケルメッキ層15を形成し、更にフラッシュ金メッキ層16を形成する第1メッキ工程で3層の下地メッキ層を形成する。次に下面側をマスクドライフィルム21で被覆し、上面側にICチップ9を搭載するダイパターン5及びボンディングワイヤ10の接続電極6に金メッキ層18を形成する第2メッキ工程を行った後、前記マスクドライフィルム21を剥離して回路基板22が完成する。パッド電極7に形成された金属メッキ層は前記3層の下地メッキ層であり、該下地メッキ層に半田バンプ12を形成して、半田バンプ付き半導体装置を製造する。

【効果】 半田バンプは熱履歴に対して金属間化合物を作らず密着力向上。



【特許請求の範囲】

【請求項1】 上下面に銅箔張りした樹脂基板の上面側に設けたICチップの接続電極と、下面側に設けた外部接続用のパッド電極とをスルーホールを介して接続するとともに、前記パッド電極には半田バンプを設けてなる半田バンプ付き半導体装置において、前記接続電極には金メッキ層を形成するとともに、前記パッド電極には半田と親和性の良い金属メッキ層を形成したことを特徴とする半田バンプ付き半導体装置。

【請求項2】 前記接続電極に形成された金メッキ層は、下地メッキ層を含む金の多層メッキ層であり、前記パッド電極に形成された金属メッキ層は、前記下地メッキ層であることを特徴とする請求項1記載の半田バンプ付き半導体装置。

【請求項3】 前記パッド電極に形成された下地メッキ層は、銅メッキ層であることを特徴とする請求項2記載の半田バンプ付き半導体装置。

【請求項4】 前記パッド電極に形成された下地メッキ層は、銅とニッケルの多層メッキ層であることを特徴とする請求項2記載の半田バンプ付き半導体装置。

【請求項5】 前記パッド電極に形成された下地メッキ層は、銅とニッケルとフラッシュ金の多層メッキ層であることを特徴とする請求項2記載の半田バンプ付き半導体装置。

【請求項6】 前記パッド電極に形成された金属メッキ層が銅又はニッケル又は銀のうちの一つであることを特徴とする請求項1記載の半田バンプ付き半導体装置。

【請求項7】 前記パッド電極に形成した半田と親和性の良い金属メッキ層の表面に、該親和性の良い金属メッキ層の酸化を防止するための酸化防止膜を設けたことを特徴とする請求項1記載の半田バンプ付き半導体装置。

【請求項8】 前記酸化防止膜がハード油膜であることを特徴とする請求項7記載の半田バンプ付き半導体装置。

【請求項9】 前記酸化防止膜が薄い金メッキ層であることを特徴とする請求項7記載の半田バンプ付き半導体装置。

【請求項10】 前記酸化防止膜の金メッキ層の厚さが、前記接続電極の金メッキ層の厚みより薄いことを特徴とする請求項9記載の半田バンプ付き半導体装置。

【請求項11】 前記酸化防止膜の金メッキ層の厚さが0.1 μ m以下であることを特徴とする請求項10記載の半田バンプ付き半導体装置。

【請求項12】 上下面に銅箔張りした樹脂基板の上面側に設けたICチップの接続電極と、下面側に設けた外部接続用のパッド電極とをスルーホールを介して接続するとともに、前記パッド電極には半田バンプを設けてなる半田バンプ付き半導体装置の製造方法において、前記樹脂基板の上面側にICチップを接続するための接続電極を、下面側にパッド電極を形成するためのパターン化

工程と、前記接続電極とパッド電極とにレジストパターンの開口部を形成するレジスト工程と、前記レジストパターンの開口部に露出した電極上に金メッキのための下地メッキ層の一部、又は全部を行う第1メッキ工程と、前記樹脂基板の下面側のパッド電極に金メッキ層の形成を防ぐためのマスクを形成するレジストマスク工程と、前記接続電極上に形成されている下地メッキ層に、残りの下地メッキ層と金メッキ層又は金メッキ層のみを形成する第2のメッキ工程とを有することを特徴とする半田バンプ付き半導体装置の製造方法。

【請求項13】 前記第1メッキ工程における下地メッキ層が銅メッキ層であり、前記第2メッキ工程におけるメッキ層がニッケルメッキ層、フラッシュ金メッキ層、金メッキ層の多層メッキ層であることを特徴とする請求項12記載の半田バンプ付き半導体装置の製造方法。

【請求項14】 前記第1メッキ工程における下地メッキ層が銅メッキ層とニッケルメッキ層の多層メッキ層であり、前記第2メッキ工程におけるメッキ層がフラッシュ金メッキ層、金メッキ層の多層メッキ層であることを特徴とする請求項12記載の半田バンプ付き半導体装置の製造方法。

【請求項15】 前記第1メッキ工程における下地メッキ層が銅メッキ層、ニッケルメッキ層、フラッシュ金メッキ層の多層メッキ層であり、前記第2メッキ工程におけるメッキ層が金メッキ層であることを特徴とする請求項12記載の半田バンプ付き半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体装置の電極形成に関するもので、更に詳しくは半田バンプ付き半導体装置及びその製造方法に関するものである。

【0002】

【従来の技術】 近年、ICチップの高密度実装に伴い、多数の電極を有する樹脂基板を用いた半導体装置が開発されている。その代表的なものとしては、PGA（ピングリッドアレイ）がある。PGAは回路基板の一方の面にICチップを搭載して樹脂で封止し、他方の面にはICチップと接続した複数のピンを配置した構造をしている。PGAはマザーボードに対して着脱可能であるという利点があるものの、ピンがあるので大型となり小型化が難しいという問題があった。

【0003】 そこで、このPGAに代わる小型の樹脂封止半導体装置として、BGA（ボールグリッドアレイ）が開発されている。一般的なBGAの構造を図に基づいて説明する。

【0004】 図10は従来のBGAの製造工程を示す断面図である。図10(a)において、1は略四角形で板厚が0.2mm程度のガラスエポキシ樹脂等よりなる上下両面に厚さ18 μ m程度の銅箔張りした樹脂基板で、該樹脂基板1には複数のスルーホール2が切削ドリル等

3

の手段により加工される。前記スルーホール2の壁面を含む基板面を洗浄した後、前記樹脂基板1の全表面に無電解メッキ及び電解メッキにより銅メッキ層3を形成する。該銅メッキ層3は前記スルーホール2内まで施される。

【0005】更に、メッキレジストをラミネートし、露光現像してパターンマスクを形成した後、通常の回路基板エッチング液である $\text{CuCl}_2 + \text{H}_2\text{O}_2$ を用いてパターンエッチングを行うことにより、少なくともICチップ、ボンディングワイヤ及び半田パンプの各接続部を除くようにアクリル系のドライフィルム4を形成する。図10(b)はドライフィルムラミネート工程であり、前記樹脂基板1の上面側にはICチップのダイパターン5及びワイヤーボンディング用の接続電極6を露出させる開口部を形成し、下面側には半田パンプを形成するパット電極7を露出させる開口部を形成する。尚、前記接続電極6とパット電極7は前記スルーホール2を介して接続されている。

【0006】次に、図10(c)において、前記樹脂基板1の上下両面に形成されたドライフィルム4の開口部に露出している電極の銅メッキ層3の表面に、2~5 μm 程度のNiメッキ層を施し、更にNiメッキ層の上にボンディングワイヤと導通性の優れた0.5 μm 程度の金メッキ層8を施す。

【0007】次に、図10(d)において、前記ダイパターン5にICチップ9を搭載し、該ICチップ9と前記接続電極6とをボンディングワイヤ10で接続した後、該ICチップ9及びボンディングワイヤ10を熱硬化性の封止樹脂11でトランスファーモールドして樹脂封止することにより、前記ICチップ9の遮光と保護を行う。また前記樹脂基板1の下面側のパット電極7には半田パンプ12が形成され、この半田パンプ12により、図示しないマザーボードのパターンと導通される。以上によりBGA13が完成される。

【0008】図11は図10(d)のX-X線の要部拡大断面図で、前記樹脂基板1に形成した多層の金属メッキ層の構造を示すものである。前述したように、18 μm 程度の厚さに銅箔張りされた樹脂基板1の銅箔層14の全表面に無電解メッキ及び電解メッキにより銅メッキ層3が形成され、更にニッケルメッキ工程で、前記銅メッキ層3の表面に2~5 μm 程度のニッケルメッキ層15を形成する。更に、前記樹脂基板1のニッケルメッキ層15の表面に金メッキを施す工程で、コバルト等の不純物を含み前記ニッケルメッキ層15に食いつき易い、厚さ0.05 μm 程度のフラッシュ金メッキ層16を形成する。以上の銅メッキ層3、ニッケルメッキ層15及びフラッシュ金メッキ層16までの工程が下地メッキ層17を形成する下地メッキ工程である。

【0009】次に、ワイヤーボンディングを行うために前記下地メッキ層17の上に導通性の優れた厚さ0.3

4

μm ~0.7 μm 程度の金メッキ層18を形成する。ICチップ搭載側である接続電極6の金属メッキ層は下地メッキ層17を含む4層の多層構造で、半田パンプ形成側であるパット電極7の金属メッキ層も同様に4層の多層構造となっている。尚前記樹脂基板1にスルーホール2を形成しない場合は銅メッキ層3を省略してもよい。前記多層の金属メッキ層は、ワイヤーボンディングを行うための金メッキ層18と、該金メッキ層18を銅パターン上に形成するための下地メッキ層17とに分けることができる。

【0010】

【発明が解決しようとする課題】しかしながら、前述した半田パンプ付き半導体装置には次のような問題点がある。即ち、前記BGA13は、ボンディングワイヤ10に金線を使用するため、ボンディングワイヤ10と接続する接続電極6の表面には、銅メッキ層3の上にニッケルメッキ層15、フラッシュ金メッキ層16、更に金線と接続し易い金メッキ層18が形成されているが、同時に前記樹脂基板1の下面側の半田パンプ12を形成するパット電極7にも金メッキ層18を表面に形成した4層の多層の金メッキ層が形成されてしまう。図10において、半田パンプ12を形成をするパット電極7上に半田ボールを供給し、加熱炉中で加熱することにより、図示しないマザーボードとの接続用の半田パンプ12が形成される。また完成した前記BGA13を半田パンプ12を介してマザーボード側のパターンに接続するのに加熱する。上記の如く、樹脂基板1の下面側に半田パンプ12を形成、及び前記半田パンプ12をマザーボードに接続する過程で熱履歴が加わるために、前記半田パンプ12と樹脂基板1の金メッキ層18との間に、金と錫のインターメタリック20(金属間化合物)の形成がみられ、このインターメタリック20によって樹脂基板1のパット電極7と半田パンプ12との密着力が減少し、半田パンプ12の剥離強度が弱くなり電氣的接続が阻害されてマザーボードとの導通不良を生ずる致命的な問題があった。

【0011】本発明は上記従来の課題に鑑みなされたものであり、その目的は、半田パンプの密着力が高く、信頼性の高い半田パンプ付き半導体装置及びその製造方法を提供するものである。

【0012】

【課題を解決するための手段】上記目的を達成するために、本発明における半田パンプ付き半導体装置は、上下面に銅箔張りした樹脂基板の上面側に設けたICチップの接続電極と、下面側に設けた外部接続用のパット電極とをスルーホールを介して接続するとともに、前記パット電極には半田パンプを設けてなる半田パンプ付き半導体装置において、前記接続電極には金メッキ層を形成するとともに、前記パット電極には半田と親和性の良い金属メッキ層を形成したことを特徴とするものである。

【0013】また、前記接続電極に形成された金メッキ層は、下地メッキ層を含む金の多層メッキ層であり、前記パット電極に形成された金属メッキ層は、前記下地メッキ層であることを特徴とするものである。

【0014】また、前記パット電極に形成された下地メッキ層は、銅メッキ層であることを特徴とするものである。

【0015】また、前記パット電極に形成された下地メッキ層は、銅とニッケルの多層メッキ層であることを特徴とするものである。

【0016】また、前記パット電極に形成された下地メッキ層は、銅とニッケルとフラッシュ金の多層メッキ層であることを特徴とするものである。

【0017】また、前記パット電極に形成された金属メッキ層が銅又はニッケル又は銀のうちの一つであることを特徴とするものである。

【0018】また、前記パット電極に形成した半田と親和性の良い金属メッキ層の表面に、該親和性の良い金属メッキ層の酸化を防止するための酸化防止膜を設けたことを特徴とするものである。

【0019】また、前記酸化防止膜がハード油膜であることを特徴とするものである。

【0020】また、前記酸化防止膜が薄い金メッキ層であることを特徴とするものである。

【0021】また、前記酸化防止膜の金メッキ層の厚さが、前記接続電極の金メッキ層の厚みより薄いことを特徴とするものである。

【0022】また、前記酸化防止膜の金メッキ層の厚さが0.1 μ m以下であることを特徴とするものである。

【0023】また、本発明における半田バンプ付き半導体装置の製造方法は、上下面に銅箔張りした樹脂基板の上面側に設けたICチップの接続電極と、下面側に設けた外部接続用のパット電極とをスルーホールを介して接続するとともに、前記パット電極には半田バンプを設けてなる半田バンプ付き半導体装置の製造方法において、前記樹脂基板の上面側にICチップを接続するための接続電極を、下面側にパット電極を形成するためのパターン化工程と、前記接続電極とパット電極とにレジストパターンの開口部を形成するレジスト工程と、前記レジストパターンの開口部に露出した電極上に金メッキのための下地メッキ層の一部、又は全部を行う第1メッキ工程と、前記樹脂基板の下面側のパット電極に金メッキ層の形成を防ぐためのマスクを形成するレジストマスク工程と、前記接続電極上に形成されている下地メッキ層に、残りの下地メッキ層と金メッキ層と又は金メッキ層のみを形成する第2のメッキ工程とを有することを特徴とするものである。

【0024】また、前記第1メッキ工程における下地メッキ層が銅メッキ層であり、前記第2メッキ工程におけるメッキ層がニッケルメッキ層、フラッシュ金メッキ

層、金メッキ層の多層メッキ層であることを特徴とするものである。

【0025】また、前記第1メッキ工程における下地メッキ層が銅メッキ層とニッケルメッキ層の多層メッキ層であり、前記第2メッキ工程におけるメッキ層がフラッシュ金メッキ層、金メッキ層の多層メッキ層であることを特徴とするものである。

【0026】また、前記第1メッキ工程における下地メッキ層が銅メッキ層、ニッケルメッキ層、フラッシュ金メッキ層の多層メッキ層であり、前記第2メッキ工程におけるメッキ層が金メッキ層であることを特徴とするものである。

【0027】

【実施例】以下図面に基づいて本発明におけるプリント樹脂基板の製造工程を説明する。図1～図3は本発明の第1実施例で、図1はBGAの製造工程を示す工程図、図2は図1に示すプリント樹脂基板の製造工程を更に詳細に示す工程図、図3は図1の工程によって作成されたプリント樹脂基板のメッキ層を示す要部拡大断面図である。図において、従来技術と同一部材は同一符号で示す。

【0028】先ず図1(a)及び(b)は、前述した従来技術の図10(a)及び(b)と同様の状態を示すものであり、図1(a)は、プリント樹脂基板1の両面に薄い銅箔(図示せず)が積層されていて、スルーホール2の穴明け加工後、両面銅張りされたプリント樹脂基板1の全表面に無電解銅メッキ及び電解銅メッキにより銅(Cu)メッキ層3を形成する工程を行い、更にメッキレジストをラミネートし、露光現像してパターンマスクを形成した後、通常のプリント樹脂基板用のエッチング液である $CuCl_2 + H_2O_2$ を用いてパターンエッチングを行うことにより上面側にはICチップ9のダイパターン5及びワイヤーボンディング用の接続電極6を形成し、下面側には半田バンプを形成するパット電極7を形成する。尚前記接続電極6とパット電極7はスルーホール2を介して接続されている。

【0029】更に図1(b)は、レジスト・ドライフィルム・ラミネート工程で、前記両面銅張りされたプリント樹脂基板1の銅メッキ層3の両面に、メッキレジストをラミネートし、露光現像を行うことにより、ドライフィルム4を形成して、前記上面側のダイパターン5と接続電極6及び下面側のパット電極7とにレジスト・パターンの開口部を形成する。

【0030】更に、図1(c)は第1メッキ工程であり、下地メッキ層の一部、又は全部を行うためのメッキ工程で、本実施例においては下地メッキ層のうちニッケルメッキ層15を形成している。図3(a)は図1(c)におけるプリント樹脂基板1の金属メッキ層を示す要部拡大断面図であり、18 μ m程度の厚さに銅箔張りされたプリント樹脂基板1の銅箔層14の全表面に無

7

電解銅メッキ及び電解銅メッキにより銅メッキ層3が形成され、更にニッケルメッキ工程で、前記銅メッキ層3の表面に2~5 μ m程度のニッケルメッキ層15が形成されている。

【0031】更に、図1(d)はプリント樹脂基板1の上面側の接続電極6に金メッキ層を形成する第2メッキ工程であり、先ず下面側のパッド電極7には金メッキ層を形成させないために、下面側全面をマスクドライフィルム21でマスクするマスク・ドライフィルム・ラミネート工程（以下マスクDFラミネート工程と略す）と、上面側に形成されている下地メッキ層の上に残りの下地メッキ層と金メッキ層18を形成する第2メッキ工程とを有する。図3(b)は図1(d)におけるプリント樹脂基板1の金属メッキ層を示す要部拡大断面図であり、前記第2メッキ工程では、前記ニッケルメッキ層15に食いつき易い、コバルト等の不純物を含む残りの下地メッキ層である厚さ0.05 μ m程度のフラッシュ金メッキ層16と、更に前記フラッシュ金メッキ層16の上に厚さ0.3 μ m~0.7 μ m程度の金メッキ層18が形成される結果、ICチップ搭載側の金属メッキ層は銅メッキ層3、ニッケルメッキ層15及びフラッシュ金メッキ層16の3層の多層構造の下地メッキ層17とワイヤーボンディングを行うための金メッキ層18とから構成されている。即ち、完成されたプリント樹脂基板におけるダイパターン5及び接続電極6の表面には、ワイヤーボンディングに適した金メッキ層18が形成され、また下面側のパッド電極7には、銅メッキ層3とニッケルメッキ層15の2層構造の金属メッキ層が形成され、この結果パッド電極7の表面には半田と親和性の良いニッケルメッキ層15が形成される。

【0032】更に、図1(e)は前記プリント樹脂基板1の下面側に施した前記マスクドライフィルム21を除去するためのマスクDF現像工程であり、この工程でプリント樹脂基板1が完成する。

【0033】次に、図1(f)において、前記プリント樹脂基板1の上面側のダイパターン5にICチップ9を搭載してボンディングワイヤ10でワイヤーボンディングした後、ICチップ9及びボンディングワイヤ10を熱硬化性の封止樹脂11でトランスファーモールドにより樹脂封止することにより、前記ICチップ9の遮光と保護を行う。また前記プリント樹脂基板1の下面側には、半田と親和性の良いニッケルメッキ層15を有する複数のパッド電極7に半田ボールを供給し、加熱炉中で加熱することにより、図示されていないマザーボードとの接続用の半田パンプ12を形成することができる。以上によりBGA23が完成される。

【0034】図2のプリント樹脂基板の詳細な製造工程を示す工程図において、aはスルーホール加工工程、bは無電解銅メッキ工程、cは電解銅メッキ工程、dはマスクDFラミネート工程、eは露光工程、fは現像工

8

程、gはパターンエッチング工程であり前記のごとくエッチング液である $\text{CuCl}_4 + \text{H}_2\text{O}_2$ を用いてパターンエッチングを行う。hはマスクDF剥離工程、iは整面工程で、jはレジストDFラミネート工程、kは露光工程、lは現像工程、mは第1メッキ工程、nはマスクDFラミネート工程、oは第2メッキ工程、pはマスクDF現像工程である。

【0035】尚図2に示す各工程と図1に示す各工程とは図示のごとく各々工程a~lが工程(a)に、工程j~lが工程(b)に対応し、以下同様にmが(c)に、(n~oが(d)に、pが(e)に各々対応している。

【0036】以上のように、完成した前記BGA23は半田パンプ12を介してマザーボード側のパターンに接続するのに再加熱される。上記の如く、図1の工程によって作成されたBGA23は、プリント樹脂基板1の下面側に半田パンプ12を形成する加熱工程と、前記半田パンプ12をマザーボードに接続する加熱工程の2回の熱履歴があっても、プリント樹脂基板1上のパッド電極7と半田パンプ12との密着力が減少することなく、剥離強度が強く信頼性の高い半田パンプ付き半導体装置を製造することができた。

【0037】上記実施例は、プリント樹脂基板1の電極上に下地メッキ層を含む金の多層メッキを施す一連のメッキ工程の途中で、パッド電極7上にレジストマスクを設けることにより、接続電極6には下地メッキ層を含む金の多層メッキ層が形成され、パッド電極7には下地メッキ層の一部が形成される。上記の電極膜形成方法によれば、パッド電極7上に形成される半田パンプ12と親和性の良い金属メッキ層が、前記接続電極6上へ金の多層メッキ層を形成する工程中に同時に処理できるため、パッド電極7上に半田パンプ12と親和性の良い金属メッキ層を形成するための特別なメッキ工程を設ける必要がなく、生産上極めて有利な電極膜形成方法である。

【0038】次に、図4は本発明の第2実施例で、BGAの製造工程を示す工程図、図5は図4におけるプリント樹脂基板1の金属メッキ層を示す要部拡大断面図である。

【0039】図4及び図5において、図4(a)及び(b)は、工程としては第1実施例における図1(a)及び(b)と同様であるので説明は省略するが、下地メッキ層としては図5(a)に相当し、プリント樹脂基板1の両面には銅箔層14の上に第1メッキ工程の下地メッキ層として銅メッキ層3のみが形成されている。

【0040】更に、図4(c)は、前記プリント樹脂基板1の上面側の接続電極6に金メッキ層を形成するのに、下面側のパッド電極7に前記金メッキ層を形成させないために、下面側全面にマスクドライフィルム21でマスクするマスクDFラミネート工程である。

【0041】更に、図4(d)は前記プリント樹脂基板

1の上面側の銅メッキ層3の表面に残りの下地メッキ層を形成した後、接続電極6に金メッキ層を形成する第2メッキ工程である。前記第2メッキ工程では、残りの下地メッキ層であるニッケルメッキ層15とフラッシュ金メッキ層16とを形成し、更に前記フラッシュ金メッキ層16の上に金メッキ層18を形成する。この結果、図5(b)に示す如く、ICチップ搭載側の金属メッキ層は銅メッキ層3、ニッケルメッキ層15及びフラッシュ金メッキ層16の3層構造の下地メッキ層17とワイヤーボンディングを行うための金メッキ層18が形成され、また下面側のパッド電極7には銅メッキ層3のみが形成される。

【0042】更に、図4(e)は、前記プリント樹脂基板1の下面側に施した前記マスクドライフィルム21を除去するためのマスクDF現像工程であり、例えば炭酸ソーダ等のエッチング液でエッチング処理することにより、図4(b)で露光処理されたドライフィルム4は残存し、前記マスクドライフィルム21のみが剥離されて下面側のパッド電極7には銅メッキ層3が露出することにより、プリント樹脂基板1が完成する。完成されたプリント樹脂基板1におけるダイパターン5及び接続電極6にはワイヤーボンディングに適した金メッキ層18が形成され、また下面側のパッド電極7には半田と親和性の良い銅メッキ層3が形成される。

【0043】更に、図4(f)は第1実施例における図1(f)と同様にBGA23の断面図を示し、前記プリント樹脂基板1の上面側のダイパターン6にICチップ9を搭載してボンディングワイヤ10でワイヤーボンディングした後、ICチップ9及びボンディングワイヤ10を熱硬化性の封止樹脂11でトランスファーモールドにより樹脂封止する。また前記プリント樹脂基板1の下面側の半田と親和性の良い銅メッキ層3を有する複数のパッド電極7には半田ボールを供給し、加熱炉中で加熱することにより、図示されていないマザーボードとの接続用の半田パンプ12を形成することができる。以上によりBGA23が完成される。

【0044】以上のように、完成した前記BGA23は半田パンプ12を介してマザーボード側のパターンに接続するのに再加熱される。上記の如く、図4の工程によって作成されたBGA23は、プリント樹脂基板1の下面側に半田パンプ12を形成する加熱工程と、前記半田パンプ12をマザーボードに接続する加熱工程の2回の熱履歴があっても、プリント樹脂基板1上のパッド電極7と半田パンプ12との密着力が減少することなく、剥離強度が強く信頼性の高い半田パンプ付き半導体装置を製造することができた。

【0045】上記実施例は、プリント樹脂基板1の電極上に下地メッキ層を含む金の多層メッキを施す一連のメッキ工程の途中で、パッド電極7上にレジストマスクを設けることにより、接続電極には下地メッキ層を含む金

の多層メッキ層が形成され、パッド電極には下地メッキ層の一部が形成される。上記の電極膜形成方法によれば、パッド電極上に形成される半田パンプと親和性の良い金属メッキ層(銅メッキ層)が、前記接続電極上へ金の多層メッキ層を形成する工程中に同時に処理できるため、パッド電極上に半田パンプと親和性の良い金属メッキ層を形成するための特別なメッキ工程を設ける必要がなく、前述の第1実施例同様に生産上極めて有利な電極膜形成方法である。

10 【0046】次に、図6は本発明の第3実施例で、BGAの製造工程を示す工程図、図7は図6のメッキ工程におけるプリント樹脂基板の金属メッキ層を示す要部拡大断面図である。

【0047】図6及び図7において、図6(a)及び(b)は、工程としては第1実施例における図1(a)及び(b)と同様であるので説明は省略するが、下地メッキ層としては図5(a)に相当し、プリント樹脂基板1の両面には銅箔層14の上に第1メッキ工程の下地メッキ層の一つとして銅メッキ層3のみが形成されている。

20 【0048】更に、図6(c)は第1メッキ工程であり、残り下地メッキ層として銅メッキ層3の上にニッケルメッキ層15を形成し、更に該ニッケルメッキ層15の表面にニッケルメッキ層15に食いつき易い、コバルト等の不純物を含む厚さ0.05 μ m程度のフラッシュ金メッキ層16を形成したものであり、図7(a)にその拡大断面図を示す。

【0049】更に、図6(d)は第2メッキ工程であり、先ず下面側のパッド電極7に金メッキ層を形成させないために、下面側全面をマスクドライフィルム21でマスクし、面側に形成している下地メッキ層の上のみ金メッキ層を形成する。即ち前記第2メッキ工程では、前記フラッシュ金メッキ層16の上に金メッキ層18が形成される結果、ICチップ搭載側の金属メッキ層は銅メッキ層3、ニッケルメッキ層15及びフラッシュ金メッキ層16の3層構造の下地メッキ層17とワイヤーボンディングを行うための金メッキ層18が形成される。本実施例における完成されたプリント樹脂基板1のダイパターン5及び接続電極6にはワイヤーボンディングに適した金メッキ層18が形成され、また下面側のパッド電極7には、銅メッキ層3、ニッケルメッキ層15及びフラッシュ金メッキ層16の3層構造の金属メッキ層(下地メッキ層17)が形成される。

40 【0050】更に、図6(e)は、前述の第1実施例の図1(e)と同様に、前記プリント樹脂基板1の下面側に施した前記マスクドライフィルム21を除去するためのマスクDF現像工程であり、この工程でプリント樹脂基板1が完成する。図6(f)において、前記プリント樹脂基板1の上面側のダイパターン5にICチップ9を搭載してボンディングワイヤ10でワイヤーボンディング

した後、ICチップ9及びボンディングワイヤ10を熱硬化性の封止樹脂11でトランスファーモールドにより樹脂封止する。また前記プリント樹脂基板1の下面側の複数のパッド電極7に半田ボールを供給し、加熱炉中で加熱することにより、半田パンブ12を形成することができる。半田パンブ12の形成及び半田パンブ12をマザーボードに接続する過程で熱履歴があっても、前記半田パンブ12とプリント樹脂基板1の下面側のパッド電極7とはフラッシュ金メッキ層16を通してニッケルメッキ層15と半田とが結合されるため、プリント樹脂基板1と半田パンブ12との密着力が減少することなく、剥離強度が強く信頼性の高い半田パンブ付き半導体装置を製造することが可能である。

【0051】すなわち、このパッド電極7上の金属メッキ層は、半田と親和性の良いニッケルメッキ層15の上に薄いフラッシュ金メッキ層16が形成されている。上記構成を有するパッド電極7上に半田パンブ12を形成する工程を考えると、パッド電極7上に半田ボールを供給し加熱処理を行なうと、溶解した半田の一部はフラッシュ金メッキ層16と溶解反応するが、前記フラッシュ金層16は、極めて薄いメッキ層であるため、半田の大部分はフラッシュ金メッキ層を突き抜けて下層のニッケルメッキ層15と強固に溶着される。

【0052】しかもフラッシュ金メッキ層16によってニッケルメッキ層15の表面が酸化されないきれいな面状態に保たれているため、半田との結合状態も極めて良好なものとなった。すなわち、図7(b)のパッド電極7上に形成された金属メッキ層は、半田との親和性の良いニッケルメッキ層15の表面に該ニッケルメッキ層15の酸化を防止するための酸化防止膜としてのフラッシュ金メッキ層16が形成されている。

【0053】このため本実施例の金属メッキ層は、第1実施例および第2実施例のパッド電極上の金属メッキ層が、酸化しやすいニッケルメッキ層15や銅メッキ層3が露出しているため、IC実装工程中にパッド電極7が酸化してしまい、半田パンブ形成工程の前に酸化膜除去の工程を行なう必要があるのに対し、酸化膜除去の工程が不要であり、生産上極めて有利となる。

【0054】また、前記フラッシュ金メッキ層16と半田との間にも金属間化合物が形成されるが、前述の如く、フラッシュ金メッキ層16が極めて薄いため、金属間化合物の形成も微量となり、実質的にパッド電極7と半田パンブ12との結合力を低下させることは無かった。

【0055】従って、前記フラッシュ金メッキ層16は、酸化防止膜としての機能を有する範囲において、できるだけ薄いことが望ましく、前記プリント樹脂基板上面側の接続電極6の金メッキ層18の厚みよりも薄くすることが条件であり、実質的に半田パンブ12とパッド電極7との結合力が保てる範囲としては、0.1μm以

下の薄さに形成することが望ましい。

【0056】次に、図8は本発明の第4実施例で、BGAの製造工程を示す工程図である。本実施例は第1～第3実施例と異なり、パッド電極上に半田と親和性の良い任意の金属メッキ層を形成する工程を示すものである。

【0057】図8(a)～(d)の工程は、第2実施例における図4(a)～(d)の工程と同様で、下地メッキ層である銅メッキ層3及びドライフィルム4を形成するマスクDFラミネート工程と、前記プリント樹脂基板1の上面側の接続電極6に金メッキ層を形成するのに、下面側のパッド電極7に前記金メッキ層を形成させないために、下面側全面にマスクドライフィルム21でマスクするマスクDFラミネート工程と、前記プリント樹脂基板1の上面側の接続電極6に下地メッキ層のニッケルメッキ層15およびフラッシュ金メッキ層16と、金メッキ層18を形成する第2メッキ工程である。上面側に形成している下地メッキ層のニッケルメッキ層15の上に、第2メッキ工程で金メッキ層18を形成する。

【0058】更に、図8(e)は、下面側に形成した前記マスクドライフィルム21を剥離した後、下面側のパッド電極7上に半田と親和性の高い任意の金属メッキ層を形成するにあたり、上面側に形成した接続電極6上の金メッキ層18をマスクするマスクDFラミネート工程である。

【0059】図8(f)は、下面側のパッド電極7上に半田と親和性の高い任意の金属メッキ層として銀メッキ層24を形成するメッキ工程であり、この工程によって回路基板が完成する。

【0060】更に、図8(g)において、前記上面側のマスクドライフィルム21を剥離した後、前記プリント樹脂基板1の上面側のダイパターン6にICチップ9を搭載してボンディングワイヤ10でワイヤーボンディングした後、ICチップ9及びボンディングワイヤ10を熱硬化性の封止樹脂11でトランスファーモールドにより樹脂封止する。また前記プリント樹脂基板1の下面側の半田と親和性の良い銀メッキ層24を有する複数のパッド電極7には半田ボールを供給し、加熱炉中で加熱することにより、図示されていないマザーボードとの接続用の半田パンブ12を形成することができる。半田パンブ12の形成及び半田パンブ12をマザーボード基板に接続する過程で熱履歴があっても、プリント樹脂基板1上のパッド電極7と半田パンブ12との密着力が減少することなく、剥離強度が強く信頼性の高い半田パンブ付き半導体装置を製造することができた。

【0061】次に、図9は本発明の第5実施例であり、プリント樹脂基板の金属メッキ層を示す要部拡大断面図である。本実施例は第3実施例と同様に、半田と親和性の良い金属メッキ層に酸化防止膜を形成した構成を示すものであり、半田と親和性の良い金属としての銅メッキ層3の上面に、半田を結合するために用いるハードフラ

ックス（ハード油膜）の薄層を酸化防止膜として設けたものである。図9において、マスクドライフィルム21を剥離した後、プリント基板22の下面側のパッド電極7には銅メッキ層3が露出する。前記パッド電極7に形成した半田と親和性のよい銅メッキ層3の酸化を防止するための酸化防止膜としてハードフラックス25の被膜を設けたものである。

【0062】なお、酸化防止膜としては上記実施例に示したフラッシュ金メッキ層やハードフラックスに限定されるものではなく、半田と親和性の良い金属メッキの酸化を防止し、且つ半田とパッド電極の結合力を妨げないものならいかなるものでも良い。

【0063】

【発明の効果】上述の如く本発明によれば、半田バンブ付き半導体装置に於いて、プリント樹脂基板上のICチップ接続用の接続電極には金メッキ層を形成すると共に、下面側のパッド電極には半田と親和性の良い金属メッキ層を形成したので、半田バンブを形成するとき、半田バンブをマザーボードに接続するときに2回の加熱工程があっても、プリント樹脂基板のパッド電極と半田バンブとの密着力が減少することなく、半田バンブの剥離強度が強く信頼性の高い半田バンブ付き半導体装置を構成できる。

【0064】またパッド電極に形成する半田と親和性の良い金属メッキ層は、ICチップ接続電極の金の多層メッキ層を形成する途中に同時に形成される銅メッキ層、ニッケルメッキ層、フラッシュ金メッキ層等の下地メッキ層をそのまま採用できるので、特別なメッキ工程を必要とせず、生産上極めて有利な製造方法である。

【0065】さらにパッド電極上に形成された半田と親和性の良い金属の表面に、酸化防止膜を形成することにより、半田バンブ形成工程の前に酸化膜を除去する工程が不要となる。特に、パッド電極上の下地メッキ層をフラッシュ金メッキ層まで形成した場合は、フラッシュ金メッキ層そのものが酸化膜として機能するので、半田と親和性の良い金属メッキ層の形成と酸化防止膜の形成が同時に処理できるので、生産上極めて効率の良い構成である。

【図面の簡単な説明】

【図1】本発明の第1実施例に係わる半田バンブ付き半導体装置の製造工程を示す断面図。

【図2】本発明の第1実施例に係わる半田バンブ付き半導体装置の製造工程を示す工程図。

【図3】本発明の第1実施例に係わるメッキ工程を説明する要部拡大断面図。

【図4】本発明の第2実施例に係わる半田バンブ付き半導体装置の製造工程を示す断面図。

【図5】本発明の第2実施例に係わるメッキ工程を説明する要部拡大断面図。

【図6】本発明の第3実施例に係わる半田バンブ付き半導体装置の製造工程を示す断面図。

【図7】本発明の第3実施例に係わるメッキ工程を説明する要部拡大断面図。

【図8】本発明の第4実施例に係わる半田バンブ付き半導体装置の製造工程を示す断面図。

【図9】本発明の第2実施例における図4(e)メッキ工程を示す要部拡大断面図。

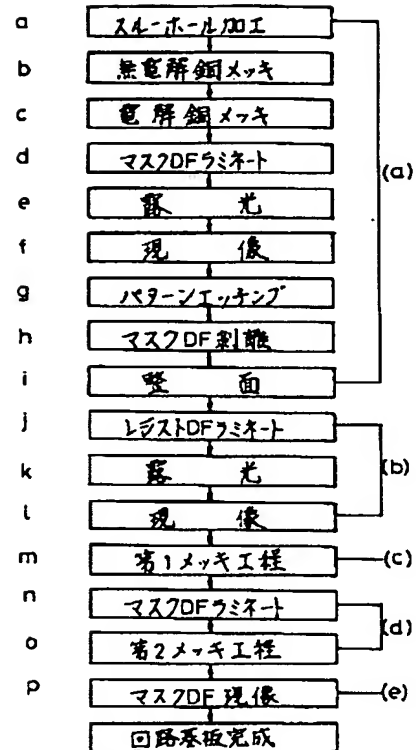
【図10】従来技術の半田バンブ付き半導体装置の製造工程を示す断面図。

【図11】図10(d)のX-X線の要部拡大断面図。

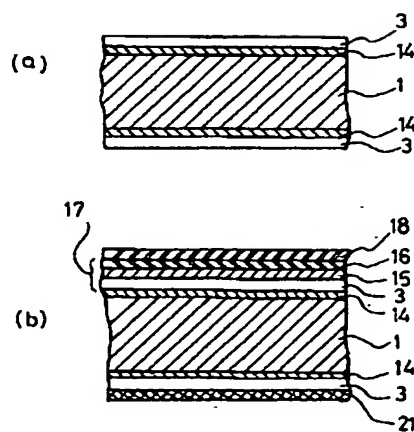
【符号の説明】

- 1 プリント樹脂基板
- 2 スルーホール
- 3 銅メッキ層
- 4 ドライフィルム
- 5 ダイバターン
- 6 接続電極
- 7 パッド電極
- 9 ICチップ
- 10 ボンディングワイヤ
- 11 封止樹脂
- 12 半田バンブ
- 14 銅箔層
- 15 ニッケルメッキ層
- 16 フラッシュ金メッキ層
- 17 下地メッキ層
- 18 金メッキ層
- 20 金属間化合物
- 21 マスクドライフィルム
- 23 BGA
- 24 銀メッキ層
- 25 ハードフラックス

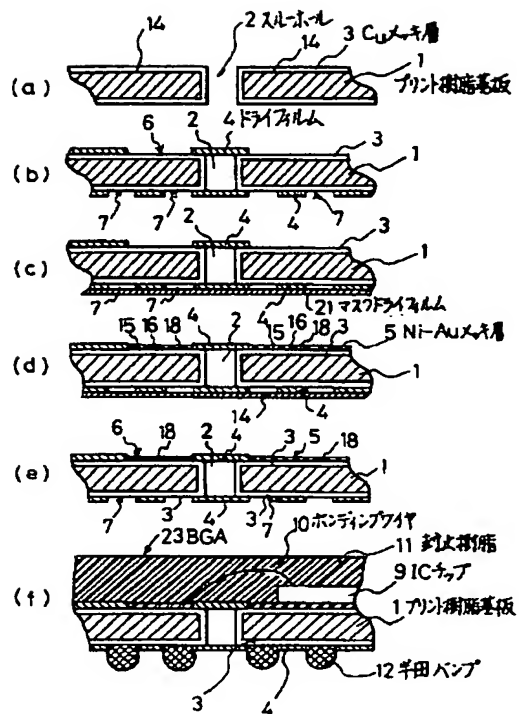
【图 2】



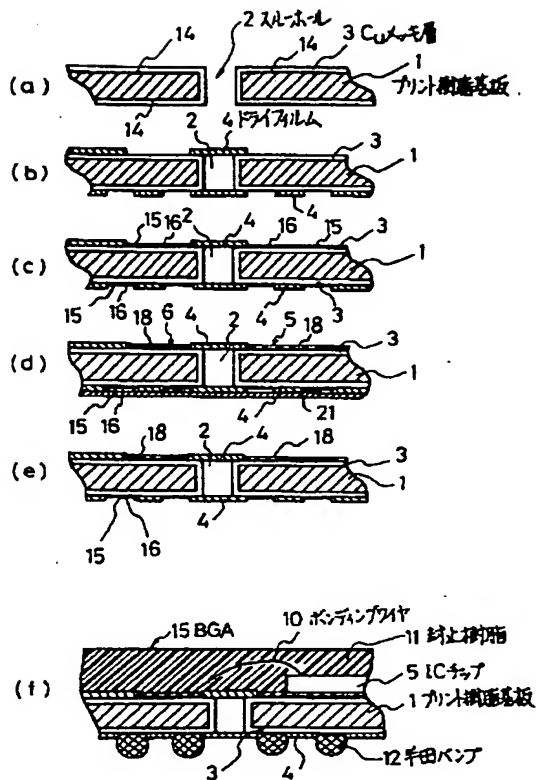
【圖 5】



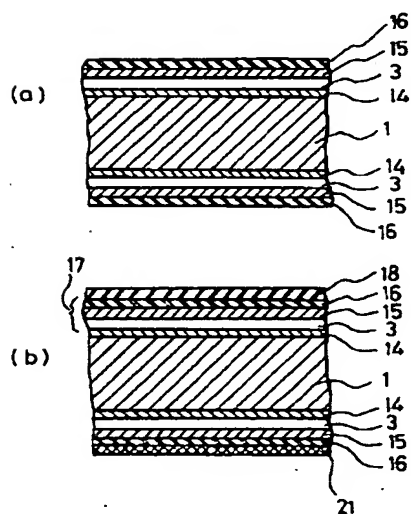
【図4】



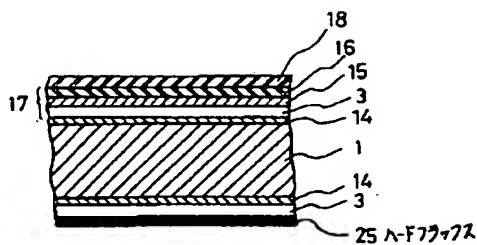
【図6】



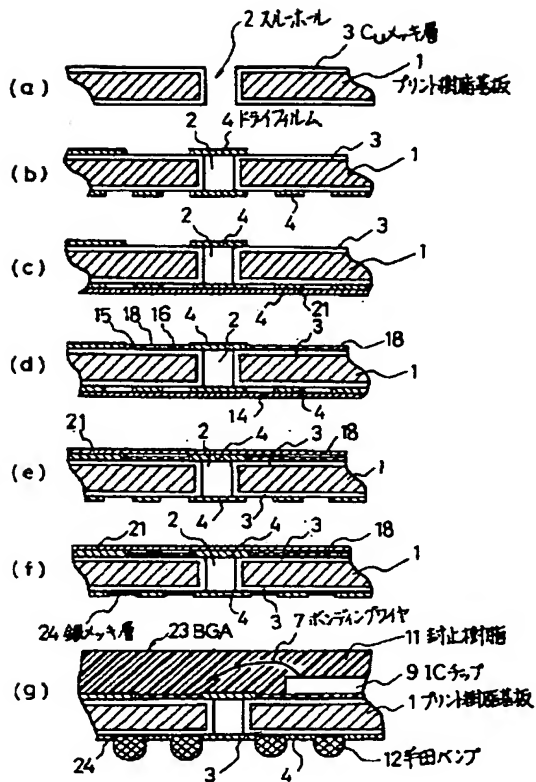
【図7】



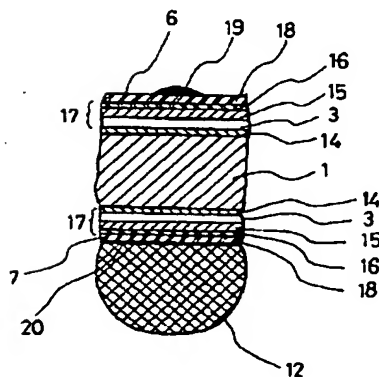
【図9】



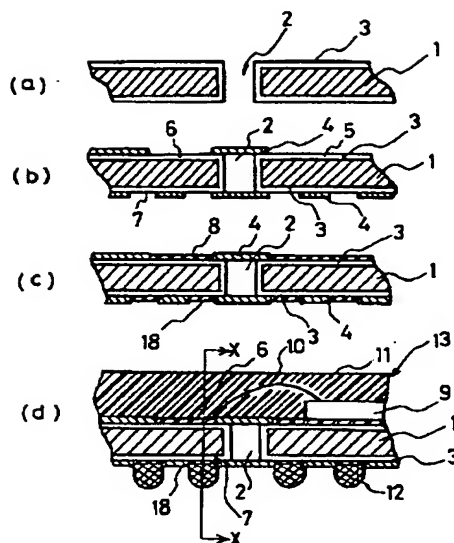
【図8】



【図11】



【図10】



フロントページの続き

(72)発明者 市川 新吾
東京都田無市本町6丁目1番12号 シチズン時計株式会社田無製造所内

(72)発明者 金子 博幸
東京都田無市本町6丁目1番12号 シチズン時計株式会社田無製造所内

(12)

特開平7-193166

(72)発明者 寺嶋 一彦

埼玉県所沢市大字下富字武野840番地 シ
チズン時計株式会社技術研究所内

(72)発明者 宮崎 太一

埼玉県所沢市大字下富字武野840番地 シ
チズン時計株式会社技術研究所内

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.